

**DESCRIPCIÓN DE LA ASIGNATURA**

Grado/Máster en:	Graduado/a en Ingeniería en Tecnologías Industriales por la Universidad de Málaga
Centro:	Escuela de Ingenierías Industriales
Asignatura:	Arquitectura de Computadores
Código:	403
Tipo:	Optativa
Materia:	Arquitectura de Computadores
Módulo:	Módulo de competencias del itinerario Electrónica (MITRO)
Experimentalidad:	69 % teórica y 31 % práctica
Idioma en el que se imparte:	Español
Curso:	4
Semestre:	1
Nº Créditos:	6
Nº Horas de dedicación del estudiante:	150
Tamaño del Grupo Grande:	72
Tamaño del Grupo Reducido:	30
Página web de la asignatura:	http://www.ac.uma.es/~felipe/arqcom.php

EQUIPO DOCENTE

Departamento:	ARQUITECTURA DE COMPUTADORES
Área:	ARQUITECTURA Y TECNOLOGÍA DE COMPUTADORES

Nombre y Apellidos	Mail	Teléfono Laboral	Despacho	Horario Tutorías
Coordinador/a: LUIS FELIPE ROMERO GOMEZ	felipe@uma.es	952134169	2.2.47 - E.T.S.I. INFORMÁTICA	Todo el curso: Viernes 08:00 - 10:00, Jueves 08:00 - 12:00

RECOMENDACIONES Y ORIENTACIONES

Se recomienda haber superado alguna asignatura de Fundamentos de Computadores

CONTEXTO

En la asignatura Arquitectura de Computadores se muestra al estudiante una visión de la organización interna en la que se basan los computadores, haciendo especial énfasis en la comprensión de los conceptos generales, de modo que sea capaz de entender cómo funciona un computador moderno, sino también los dispositivos móviles o empotrados. Este enfoque generalista se complementa, en las clases prácticas, mediante el estudio en detalle de un procesador concreto y su programación en bajo nivel mediante el lenguaje ensamblador. Se hace especial hincapié en las nuevas arquitecturas multicore, así como en los mecanismos que permitan su máximo aprovechamiento.

COMPETENCIAS**1 Competencias generales y básicas. Competencias generales del título****Competencias generales**

- G2** Poseer capacidad para diseñar, desarrollar, implementar, gestionar y mejorar productos, sistemas y procesos en los distintos ámbitos industriales, usando técnicas analíticas, computacionales o experimentales
- G3** Aplicar los conocimientos adquiridos para identificar, formular y resolver problemas dentro de contextos amplios y multidisciplinares, siendo capaces de integrar conocimientos, trabajando en equipos multidisciplinares.

2 Competencias específicas. Competencias específicas del título**Competencias Específicas Propias de Tecnologías**

- EPT09** Conocimientos de la arquitectura del computador y de las técnicas para estudiar su rendimiento

CONTENIDOS DE LA ASIGNATURA**Arquitectura del procesador**

Rendimiento de los Computadores.

Procesadores Segmentados. Anticipación. Etapas en la ejecución de instrucciones: segmentación del procesador. Rendimiento de arquitecturas segmentadas. Arquitectura segmentada básica. Riesgos de la segmentación.

Planificación dinámica: ejecución fuera de orden. Predicción de saltos: estática y dinámica. Repercusión en el rendimiento. Características de los procesadores superescalares. Concepto de paralelismo a nivel de instrucción y a nivel de máquina.

Procesadores VLIW. Qué es un procesador VLIW. Arquitectura.

Arquitectura de la memoria

Memoria del Computador. Jerarquía de la memoria: Principio de localidad. Memoria cache: diseño. Bus del procesador, conexión CPU/cache/memoria.

Paralelismo y CMP

Taxonomía del paralelismo y las arquitecturas paralelas. Paralelismo espacial y temporal. Medidas de rendimiento. Arquitecturas de bus común. Consistencia de memoria y coherencia cache.



ACTIVIDADES FORMATIVAS

Actividades presenciales

Actividades expositivas

Lección magistral

Charla

Actividades prácticas en aula docente

Resolución de problemas

Actividades de diseño

Actividades de diseño

Ejercicios de presentación, simulación...

Ejercicios de presentación, simulación...

ACTIVIDADES DE EVALUACIÓN

Actividades de evaluación presenciales

Actividades de evaluación del estudiante

Examen parcial

Examen final

Realización de trabajos y/o proyectos

RESULTADOS DE APRENDIZAJE / CRITERIOS DE EVALUACIÓN

Para superar la asignatura, el alumno debe

- conocer en detalle la arquitectura del juego de instrucciones de un computador
- codificar y decodificar un programa del lenguaje ensamblador al lenguaje máquina
- Interpretar trozos de código ensamblador/máquina
- Conocer la estructura de un procesador superescalar y segmentado, y los riesgos derivados del paralelismo a nivel de instrucción
- Conocer en detalla la arquitectura de un sistema jerárquico de memoria
- Conocer los detalles del CMP (multicores)

PROCEDIMIENTO DE EVALUACIÓN

Examen escrito sobre los contenidos teóricos impartidos en el periodo lectivo inmediatamente anterior a la fecha de realización del examen. El examen estará dividido en dos partes formadas por los temas 1-4 y 5-6, que deberán superarse por separado, siendo la nota final la media de las calificaciones obtenidas en cada parte. Generalmente, el examen lo constituyen 4-5 ejercicios largos y algunas preguntas teóricas cortas.

Los exámenes serán únicos para todos los alumnos matriculados sin distinción entre grupos docentes.

La asistencia a clases es obligatoria. Cualquier ausencia deberá ser justificada adecuadamente.

BIBLIOGRAFÍA Y OTROS RECURSOS

Básica

Arquitectura de Computadores: Un Enfoque Cuantitativo, Hennesy & Patterson

Computer Organization and Design: The Hardware/Software Interface, 4nd Ed. Hennesy & Patterson

Complementaria

Arquitectura de Computadores y Procesamiento Paralelo, K. Hwang y F. Briggs

Structured Computer Organization, 4th Ed., A. Tannenbaum

DISTRIBUCIÓN DEL TRABAJO DEL ESTUDIANTE

ACTIVIDAD FORMATIVA PRESENCIAL

Descripción	Horas	Grupo grande	Grupos reducidos
Lección magistral	20	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Resolución de problemas	10	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Actividades de diseño	5	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Ejercicios de presentación, simulación...	5	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Charla	1.4	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Actividades de diseño	10	<input type="checkbox"/>	<input checked="" type="checkbox"/>



Descripción	Horas	Grupo grande	Grupos reducidos
Ejecicios de presentación, simulación...	8.6	<input type="checkbox"/>	<input checked="" type="checkbox"/>
TOTAL HORAS ACTIVIDAD FORMATIVA PRESENCIAL	60		

ACTIVIDAD FORMATIVA NO PRESENCIAL

Descripción	Horas
TOTAL HORAS ACTIVIDAD FORMATIVA NO PRESENCIAL	75
TOTAL HORAS ACTIVIDAD EVALUACIÓN	15
TOTAL HORAS DE TRABAJO DEL ESTUDIANTE	150

ADAPTACIÓN A MODO VIRTUAL POR COVID19

ACTIVIDADES FORMATIVAS

La docencia se realizaría de forma presencial o remota (en la plataforma Meet) de forma completamente equivalente

PROCEDIMIENTOS DE EVALUACIÓN

Todos la evaluación de la asignatura se ha planificado para un escenario B, mediante un novedoso sistema de exámenes programado de forma que el test de cada alumno es completamente diferente al resto. Tan sólo habrá cambios en la temporalización de las pruebas, ya que en caso de que sea virtual, se ajustará mucho el tiempo, de forma que el alumno mejor preparado apenas disponga de tiempo adicional, evitando así las copias. La evaluación de cada alumno, en dicho caso, es susceptible de corregirse favorablemente si el tiempo se hubiera ajustado en exceso. En un escenario presencial, esta situación no es necesaria.

CONTENIDOS

No es necesaria ninguna reorganización de contenidos.

TUTORÍAS

Las tutorías virtuales se realizan de forma equivalente a las reales, utilizando la plataforma Meet.